

[First Hit](#)[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)

Generate Collection

Print

L8: Entry 7 of 8

File: JPAB

Apr 12, 1988

PUB-NO: JP363081659A

DOCUMENT-IDENTIFIER: JP 63081659 A

TITLE: INFORMATION PROCESSOR

PUBN-DATE: April 12, 1988

## INVENTOR-INFORMATION:

NAME

COUNTRY

KANEKO, NOBUYUKI

CHIYOMATSU, NOBUMITSU

## ASSIGNEE-INFORMATION:

NAME

COUNTRY

OLYMPUS OPTICAL CO LTD

APPL-NO: JP61227453

APPL-DATE: September 26, 1986

US-CL-CURRENT: 369/100

INT-CL (IPC): G11B 20/10; G11B 7/00

## ABSTRACT:

PURPOSE: To minimize an error rate by setting a phase deviated a little from an optimum read phase state so as to information, and replacement-processing a failure sector in which errors are detected to a replacement sector.

CONSTITUTION: Information data written in an optical disk 1 is immediately read by an optical head 7 after it is written, and inputted to a comparator 14 as an RF signal. An output signal S from comparator 14 is impressed on VFO circuits 15a~15c and DFF 16a~16c. At such a time, the circuit 15c is set in a phase position so that it can take a largest margin for the detection window of reproduction data, for example, and the circuit 15a and 15b are set in the phase position deviated a little. The signals S latched in FF16a~16c are respectively demodulated and inputted to decode circuits 18a~18c. Output data from the circuits 18a and 18b are compared with correct data stored in an input buffer memory 9. If their noncoincidence is detected, replacement sector processing is executed, whereby the error rate can be minimized.

COPYRIGHT: (C)1988,JPO&amp;Japio

[Previous Doc](#)[Next Doc](#)[Go to Doc#](#)

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-81659

⑤ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)4月12日

G 11 B 20/10  
7/00

Q-6733-5D  
A-7520-5D

審査請求 未請求 発明の数 1 (全10頁)

⑭ 発明の名称 情報処理装置

⑮ 特 願 昭61-227453

⑯ 出 願 昭61(1986)9月26日

⑰ 発 明 者 金 子 信 之 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業株式会社内

⑱ 発 明 者 千 代 松 伸 光 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業株式会社内

⑲ 出 願 人 オリンパス光学工業株式会社 東京都渋谷区幡ヶ谷2丁目43番2号

⑳ 代 理 人 弁理士 伊 藤 進

明 細 書

1. 発明の名称

情報処理装置

2. 特許請求の範囲

1. 記録媒体に記録された情報データを、記録媒体に記録された同期用クロックを再生したものに同期させて読取ると共に、最適読取り位相状態から若干ずれた位相に設定して情報データを読取り、誤りが検出された不良セクタを交代セクタに交代処理することを特徴とする情報処理装置。

2. 前記若干ずれた位相は、最適読取り位相状態から前後に等しい位相量ずらしたものとすることを特徴とする特許請求の範囲第1項記載の情報処理装置。

3. 前記交代セクタに交代処理の後に、読取った情報データを出力する場合には、最適読取り位相に設定して記録情報データの読取りを行うことを特徴とする特許請求の範囲第1項記載の情報処理装置。

4. 前記不良セクタの検出は、書込み時におけ

るエラー訂正符号付加前の入力データと、書込み後の読取り時におけるエラー訂正符号処理後の読取りデータが不一致であるか否かにより行うことを特徴とする特許請求の範囲第1項記載の情報処理装置。

5. 前記不良セクタの検出は、書込み時におけるエラー訂正符号付加後のデータと、書込み後の読取り時におけるエラー訂正符号処理前のデータとが不一致であるか否かにより行うことを特徴とする特許請求の範囲第1項記載の情報処理装置。

6. 前記不良セクタの検出及び交代セクタ処理後の情報データの読取りは、前記同期用クロックを再生したものに同期して読取るVFO回路の位相を切換手段で切換えて行うようにしたことを特徴とする特許請求の範囲第3項記載の情報処理装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明はエラーレートの少ない最適位相位置からずらした状態でエラーセクタの検出を行う情報

処理装置に関する。

〔従来の技術〕

近年、磁気ヘッドを用いる代りに、光ビームを記録媒体に集光照射して、記録媒体にビット等を形成して光学的に情報を記録（書き込み）したり、記録モード時よりは弱い光ビームを集光照射して、その戻り光を受光して記録媒体に記録された情報を再生（読み出し）したりできる光学式情報記録再生装置が実用化されている。

上記情報が記録される円盤状記録媒体（以下、光ディスクと記す。）は第8図に示すようなセクタ管理方式の光ディスク1が用いられる。各プレフォーマットエリア2には、予め同心円状トラック3の位置情報と各トラック3を等分割するセクタ4の番号が記録されている。しかして、光ビームの集光照射によって記録されるデータは上記各セクタ4単位に書き込まれ、又、再生モードにおいても各セクタ単位でデータが読み出される。このデータの記録は、ECC (error correcting code) 処理及びInter

-leaveが施されて行われる。

一般に、光ディスク上の各トラック3には、交代セクタが数セクタ設けられており、記録時に欠陥があつて誤ったデータが記録された場合、そのセクタをイレースして交代セクタ処理が行われる。

第9図はRead after Write方式における交代セクタ処理を行うため、Writeされたデータを（Write後）直ちにReadして誤ったデータが記録されているセクタを検出し、イレースマークをそのセクタに付ける従来の情報処理装置5を示す。光ディスク1はスピンドルモータ6で回転駆動され、この光ディスク1に対向して光学式ヘッド7が配設されている。

この光学式ヘッド7内にはレーザダイオードが収納され、このレーザダイオードはライトモードにおいては、レーザダイオードドライバ8の出力電流でその光強度が変化する。即ち、入力バッファメモリ9内に格納された入力データがエンコード回路11でECC (error correcting code) 処理及びインターリーブが

行われた後、さらに変調回路12で変調された後、この変調されたパルス状の信号はレーザダイオードドライバ8における出力電流の強度をパルス状に変化させ、このパルス状に強度が変化する駆動電流によって、レーザダイオードの発光強度がパルス状に変化する。しかして、発光強度が大きいライト発光時に光ディスク1にビットと呼ばれる凹部が形成され、入力データに対応したビット列で入力データ情報が記録される。

上記入力バッファメモリ9は、外部ホストコンピュータとか端末から送られてくるデータの転送速度と、この装置5自体のデータ処理速度との調整を行うために設けられている。この入力バッファメモリ9から読み出されたデータが入力されるエンコード回路11は誤り訂正処理のためのもので、ECCが付加され、又インターリーブ等の処理が施される。又、変調回路12は、例えばM<sup>2</sup>F M等、各種媒体に適した変調方式で変調する。しかして、この変調信号でレーザダイオードを駆動して光ディスク1に情報データを書き込む。こ

の光ディスク1に書き込まれた情報データは読み込み後、直ちに光学式ヘッド7で読み出され、RF信号として再生される。このRF信号は、コンパレータ14に入力され、基準レベル電圧Vによって波形整形され、2値化される。その波形整形された出力信号は、VFO (Variable frequency Oscillator) 回路15に入力され、再生用のマスタークロック $\overline{CM}$ が再生される。このマスタークロック $\overline{CM}$ はD型フリップフロップ（以下D-F Fと略記する。）16のクロック入力端に印加され、上記コンパレータ14の出力信号をラッチして再生データの同期化をはかる。

上記マスタークロック $\overline{CM}$ に同期して、D-F F16の出力端Qから出力される再生データは、復調回路17でNRZ (non return to zero) 信号に復調される。その後、デコード回路18でECC及びインターリーブ等の処理がされ、出力バッファメモリ19に格納される。上記入力バッファメモリ9に格納されていた

データと出力バッファメモリ19に格納されている記録済データとをデータチェック回路21に入力して比較して誤っている記録済データをチェックする。しかして、データに不一致が検出されたら、不良セクタ検出回路22によって、その誤っているデータが記録されているセクタを検出して、イレース回路23にてそのセクタをイレースするべく、レーザダイオードドライバ8にイレースパルスを送り、不良セクタにイレースマークを記録する。この場合、上記不良セクタに本来書き込まれるデータは、交代セクタに記録されることになる。

このようにして、従来、誤ったデータが記録されるのを極力防止している。

ところで、第10図は伝送レートが6.2712 Mbits/sで、 $M^2F$ M変調の場合のマスタークロック $\overline{CM} = 12.5424$  MHz (同図(b)参照)と、記録信号1 $\tau$ 、1.5 $\tau$ 、2 $\tau$ 、2.5 $\tau$ 、3 $\tau$ の5種類の $M^2F$ Mの固有の単一信号の同期関係を示している(同図(d)、(e))

ジッタがとれる。第11図は第9図において、クロック $\overline{CM}$ によってD-FF16に $M^2F$ M信号Sをラッチした時の出力Dを示す。(第11図(a)、(b)、(c)は第10図のものと同様である。)

再生クロック $\overline{CM}$ の立上りエッジに対して $M^2F$ M信号Sの変化点が前側にある時を拡大したのが第11図(A)で示され、後側にある時は(B)である。(A)でも(B)でも、変化点の変動、すなわちジッタの影響を最も受けにくい状態が検出窓0.5 $\tau$ の変化点に対して中心データを検出する時であることがわかる。

再生信号に生じるジッタは、主として光ディスク上の記録ビットのデューティの変動により生じる。このデューティ変動は、光ディスクの反り、記録レーザパワーのばらつき等を原因として生じる。

従来は、不良セクタを検出する時、上述した様に最もマージンのとれる40 nsecの位相のクロック $\overline{CM}$ で信号を再生していた。

(f)、(g)、(h)参照)。

ここで

1 $\tau \equiv 3M = 3.1356$  MHz, 1.5 $\tau \equiv 2M = 1.5678$  MHz, 2 $\tau \equiv 1.5M = 1.5678$  MHz, 2.5 $\tau \equiv 1.2M = 1.25424$  MHz, 3 $\tau \equiv 1M = 1.0452$  MHz

これら5つのデータ(単一データの繰り返しで示してある)の比較から分るように、 $M^2F$ Mの最小検出窓は同図(c)に示すような0.5 $\tau$ となる。従って、VFO回路15の再生用マスタークロック $\overline{CM}$ は、0.25 $\tau$ 、つまり12 MHz帯のクロックが必要になり、しかも最小検出窓0.5 $\tau$ に対して、データ変化点の前後のジッタに対して、最もマージンがとれるためには、12 MHzのクロックに対して180°位相がずれたクロック $\overline{CM}$ (第10図(a)参照)にて再生する必要がある。つまり、クロック $\overline{CM}$ の立上がりエッジでデータを第9図のD-FF16にラッチすると、データ検出窓0.5 $\tau$ の前後の変化点に対して、±40 nsec余裕があり、最も大きいマー

[発明が解決しようとする問題点]

この様に再生データに対して最適な位相関係でデータをラッチしてデータ再生して不良セクタ検出をしていると、以下に説明するような欠点が生じる。

第12図は、あるセクタのデータを再生する様に、VFO回路15の再生クロック $\overline{CM}$ の位相を、このクロック $\overline{CM}$ に対してずらした時の再生データのエラー発生レート依存性をみるUカーブを示している。つまり再生クロック $\overline{CM}$ を検出窓0.5 $\tau$ の中心から前後に位相をずらして、ジッタの影響により、エラーレートが変化する様子を示している。

この図において、符号aで示すカーブはジッタが非常に少ない、すなわちデータ通り忠実に光ディスクに書込まれたセクタを示し、VFO回路15の位相が最適値40 nsecからかなりずれたとしても、低いエラーレートを確保している。これに対し、符号cで示すカーブは、不良セクタとして検出されるセクタであって、ジッタ量が大き

い(記録データと信号Sとの位相差が大きい)ので、最適位相で再生したとしても、高いエラーレートしか得られない。

符号bで示すカーブは、aとcとの中間の状態である。このbでは、40nsecの位相ではエラーレートが低く、不良セクタとは判定されない。ただし、40nsecから、±15nsec程度ずれると、エラーレートは急速に高い状態となっている。

ところで、このジッタ量は、経時的に変化を生じる。これは、記録媒体の経時劣化として記録当時と比べ、ピットの長さが変化することが主たる原因である。その結果、ジッタ量が増大(記録データと信号Sとの位相差が広がる)する場合は、最適位相差40nsecで再生したとしても、高いエラーレート、すなわち不良セクタになることがある。

これは、a→b→cの方向に経時的にUカーブが変化することを意味する。

ここで問題となるのは、aのセクタはcの不良

セクタ状態になるのに、かなりの長い年月かかるか、あるいは経時変化が飽和して不良セクタにはならないのに対して、bのセクタは、この時点である程度のジッタ量を初期状態から有しているので不良セクタ状態に短い年月で変化しうる場合があるという点である。

結局、従来の様に40nsecで不良セクタを検出しているとcのように記録直後に不良セクタと認定できるものは検出できるが、bのように記録直後には不良セクタではなくとも、経時変化で不良セクタになるものは検出できないということになる。

従って、従来例では上記bに起因する不良セクタを排除できないので、記録データのエラーレートを十分に低くすることが難しかった。

本発明は上述した点にかんがみてなされたもので、経時変化により不良セクタになり得る潜在的なセクタを排除してエラーレートを小さくできる情報処理装置を提供することを目的とする。

[問題点を解決する手段及び作用]

本発明では、データ読出しのタイミングとして最適位相の状態からずれた位相装置で、不良セクタの検出を行う手段を形成し、この検出によって不良と判定されたセクタに対しては交代処理を行うことによって、潜在的に不良になるセクタを排除してエラーレートを小さくし、信頼性を向上できるようにしている。

[実施例]

以下、図面を参照して本発明を具体的に説明する。

第1図及び第2図は本発明の第1実施例に係り、第1図は第1実施例の情報処理装置の構成を示し、第2図は各VFO回路の位相状態を示す。

第1図に示す第1実施例の情報処理装置31は、第9図に示す従来例において、コンパレータ14の出力信号Sを3つのVFO回路15a、15b、15cに入力させている。又、このコンパレータ14の出力信号Sは、3つのD-FF16a、16b、16cの各データ入力端Dに印加され、各VFO回路15a、15b、15cから出力され

る再生クロック $\overline{CMa}$ 、 $\overline{CMb}$ 、 $\overline{CMc}$ によってラッチされ、出力端Qからラッチされたデータが出力される。

上記各出力端Qから出力されるデータ出力Dは、それぞれ復調回路17a、17b、17cを経て復調され、さらにそれぞれデコード回路18a、18b、18cを通してECC及びインターリーブ等の処理が行われる。

ところで、上記VFO回路15a、15b、15cにおける1つ(例えば15c)は、第9図に示す従来例と同様に再生データの検出窓に対して最大のマージンがとれる位相状態に調整されており、第10図に示すクロック $\overline{CM}$ に相当しており、このクロック $\overline{CMc}$ ( $=\overline{CM}$ )を第2図の(a)で示す。このクロック $\overline{CMc}$ は第2図(d)の0.5τのデータ変化点の中央、つまり両変化点から±40nsecの位相位置に設定されている。

一方、VFO回路15a、15bは、最適位相位置から+Δnsec、-Δnsecだけずれた位相位置、つまり第2図の(a)の位相状態に對

し、 $+\Delta \text{ nsec}$ 、 $-\Delta \text{ nsec}$ だけずれた位相位置に調整されており（例えば $\Delta = 15$ ）、これら各位相位置で信号SをD-F F16a、16bにラッチする。

上記デコード回路18cの出力データは、出力バッファメモリ32に格納され、この出力バッファメモリ32を経てホストコンピュータ等にデータを転送できるようにしてある。

一方、上記デコード回路18a、18bの出力データはそれぞれデータチェック回路21a、21bに入力され、入力バッファメモリ9に格納されている正しいデータと一致しているか否かのチェックが行われる。これらデータチェック回路21a、21bでデータの不一致が検出されない場合には、セクタ交代処理は行われませんが、不一致が検出された場合には交代セクタ処理を行う。

即ち、この不一致が生じたデータが記録されているセクタを不良セクタ検出回路22で検出し、イレース回路23にてそのセクタをイレースするべく、レーザダイオードドライバ8にイレースパ

ルスを送出し、そのセクタにイレースマークを記録する。又、そのイレースマークが付けられたセクタに書き込まれるデータを予め用意してある交代セクタに書き込む。又、この交代セクタに書き込んだ直後に再びそのセクタのデータを読出し、同様に不一致があるか否かチェックし、不一致がある場合にはさらに交代セクタ処理を行う。

上述のような不良セクタの検出及びそれに引き続くセクタ交代処理を行った後、最終的に情報データを出力する場合には、検出窓の中心にセットしたVFO回路15cを用いて復調されたデータを出力バッファメモリ32から出力する。その他の構成は第9図に示すものと同様であり、同符号を付けてその説明を省略する。

この第1実施例によれば、経年変化等で潜在的に不良セクタになり易いセクタに対しても、そのセクタを交代させて、経年変化等に対してより安定性のあるセクタにデータを記録するようにしているので、経年後においてもエラーが発生する割合を小さくでき、装置の信頼性を向上できる。

第3図は本発明の第2実施例を示す。

この実施例の情報処理装置41は、第1図の構成において、エンコード回路11と変調回路12との間にメモリ42を設けてある。しかして、このメモリ42に格納されたデータはライト直後に読み出した生の信号、つまりECC及びインターリーブをしない状態で、不良セクタの検出を行うようにしている。つまり第1図の構成において、復調回路17a、17bの出力は、デコード回路18a、18bを通すことなく、データチェック回路21a、21bにそれぞれ入力され、上記メモリ42のデータと一致又は不一致をチェックしている。

この第2実施例は、データの読出し後にECC及びインターリーブ等の処理を行わない状態で光ディスク1のエラーレートの位相マージン依存性を調べ、不良セクタを見つけて交代処理するため、第1実施例よりも厳しく不良セクタを検出できる。従って、より信頼性を向上できる。又、必要とされるエラーレートに応じて最適位相位置からのず

れ $+\Delta$ 、 $-\Delta$ (nsec)を可変設定して、要求されるエラーレートが異なる場合にも対応できるようにすることもできる。

尚、第4図は、第2実施例によってVFO回路の位相をずらした場合のエラーレートの割合を示すUカーブを示す。

第5図は本発明の第3実施例の情報処理装置51を示す。

この実施例は、第1図に示す構成において、VFO回路15b、15c；D-F F16b、16c；復調回路17b、17c；デコード回路18b、18cをそれぞれ共有化し（それぞれを符号52、53、54、55で示す。）、不良セクタ検出時と（読み出したデータを出力バッファメモリからホストコンピュータ側等に出力する）リードデータ出力時とで、共有化したVFO回路52の位相を $40-\Delta$ (nsec)と、 $40 \text{ nsec}$ とに切換えて使用している。

例えば、切換回路56の出力信号Cによって、不良セクタ検出時には、“H”になるこの出力信

号CによってVFO回路52の位相を $40-\Delta$  (nsec)に設定し、且つ、この“H”の信号Cでデータチェック回路57を動作状態にする。又、この信号Cはリードデータを出力する場合には、“L”となり、この“L”でVFO回路52の位相を最適位相状態、つまり0.5τのデータに対し、 $\pm 40$  nsecのマージンを有する位相位置に設定されると共に、この“L”で出力バッファメモリ58からデータを出力させる。

この第3実施例は、部品点数を削減できるというメリットがある。

第6図は本発明の第4実施例の情報処理装置61を示す。

この第4実施例は第3図に示す第2実施例において、VFO回路15b、15c；D-FF16b、16cを共有化して、不良セクタ検出時と、リードデータ出力時とで共有化したVFO回路52の位相を、最適位相からずらした位相つまり $40-\Delta$  (nsec)と、最適位相40 nsecとに切替えるようにしている。この切替える部分は

図のVFO回路15bの再生クロック $\overline{MCb}$ に相当する。

尚、上記VFO回路71は、PLL(フェーズロックドループ)75の出力信号の低域成分をローパスフィルタ76に入力し、このローパスフィルタ76を経た低域側信号を、印加される電圧に応じた周波数の信号を発振するVCO(電圧制御発振器)77に印加している。このVCO77の出力は、PLL75の一方の入力端に入力され、信号Sと同相した位相の発振信号を生成するように制御している。この実施例は、単一のVFO回路71で3つの異なる位相のVFO信号を生成しているため、部品点数を削減できるし、回路構成を簡略化することもできる。

尚、上述の各実施例では伝送レートが6.2712 Mbits/sで $M^2FM$ 変調のマスタークロックが12 MHz帯とした場合に対して述べたものであり、伝送レート等を変えた場合には最適位相は40 (nsec)とは異なる値になる。又、本発明は $M^2FM$ 変調した場合に限らずMFM、

上記第5図に示すものと同様であり、同符号を付けて示している。

この実施例も、部品点数を削減できるメリットがある。

第7図は本発明の第5実施例の情報処理装置の主要部を示す。

この実施例では、1つのVFO回路71を用い、遅延回路72、73を用いて最適位相40 nsecからずれた位相を生成している。即ち、VFO回路71のインバータ74を経たクロック $\overline{CMc}$ をD-FF16cのクロック端子CKに印加して最適の位相で信号Sをラッチする。又、このインバータ74を経たクロックを遅延回路72を通すことによって、最適位相位置から $\Delta$  nsecだけ遅れた再生クロック、つまり第1図のVFO回路15aの再生クロック $\overline{MCa}$ が生成される。又、VFO回路71におけるインバータ72を通さないクロックを遅延回路73を通すことによって、最適位相位置から $-\Delta$  (nsec)ずれた再生クロックが生成される。この再生クロックは、第1

EFM(Eight to Fourteen Modulation)、その他の変調方式の場合に対しても同様に適用できる。要するに任意の変調方式において、最大マージンで検出することのできる最適位相位置に対し、その位相位置から適宜位相ずれた位相位置で記録データを読み出し、正しいデータと比較して一致するか否かのデータチェックを行うものに対しては広く適用できる。

又、本発明はビットと呼ばれる四部を形成するものに限らず、孔あり方式のものにも適用できる。又、本発明は書き換え可能な記録媒体、例えば光磁気方式のもの、相変化方式のもの、その他の記録媒体にも適用できる。又、本発明は、光学式ヘッドを用いて記録を行うものに限らず、磁気ヘッドその他の場合にも適用できる。

尚、上述では最適位相位置の前後にずらしたものでデータが一致するか否か判別しているが、一方のみを用いたものでも十分の場合がある。又、前後にずらす場合、そのずらす位相量は必ず等しい位相量に設定しなければならないものでもない。

〔発明の効果〕

以上述べたように本発明によれば、最適の読み出し位相状態からずらした位相にて不良セクタの検出を行っているので、経年変化等で不良になり易い、セクタの使用を行わないので、記録データの信頼性を向上できる。

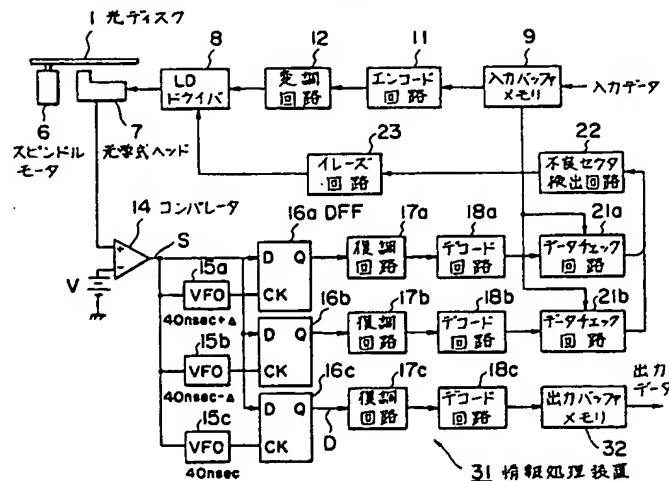
4. 図面の簡単な説明

第1図及び第2図は本発明の第1実施例に係り、第1図は第1実施例の構成を示すブロック図、第2図は第1実施例に用いられるVFO回路の再生クロックの位相状態を示すタイミングチャート図、第3図は本発明の第2実施例の構成を示すブロック図、第4図は第2実施例においてVFO回路の位相を変化させた場合に読み出されたデータのエラーレートを示す特性図、第5図は本発明の第3実施例の構成を示すブロック図、第6図は本発明の第4実施例の構成を示すブロック図、第7図は本発明の第5実施例における主要部を示すブロック図、第8図は光ディスクの構成を示す説明図、第9図は従来例を示すブロック図、第10図はM

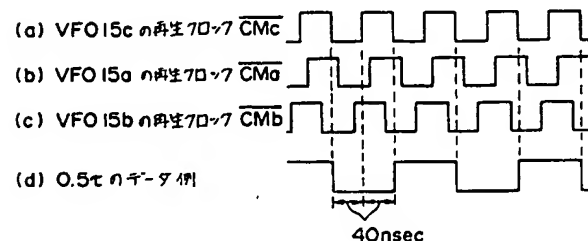
2 F M変調の場合におけるマスタークロックと5種類の単一周期の記録信号との同期関係を示すタイミングチャート図、第11図は信号をラッチする際、ジッタの影響があることを示す説明図、第12図はVFO回路の位相を変化させて読取りを行った場合読取りエラーが発生する割合を示す特性図である。

- 1…光ディスク
- 6…スピンドルモータ
- 7…光学式ヘッド
- 8…LDドライバ
- 9…入力バッファメモリ
- 11…エンコード回路
- 12…変調回路
- 14…コンパレータ
- 15a, 15b, 15c…VFO回路
- 16a, 16b, 16c…D型フリップフロップ
- 17a, 17b, 17c…復調回路
- 18a, 18b, 18c…デコード回路
- 21a, 21b…データチェック回路
- 22…不良セクタ検出回路
- 23…イレース回路
- 31…情報処理装置
- 32…出力バッファメモリ

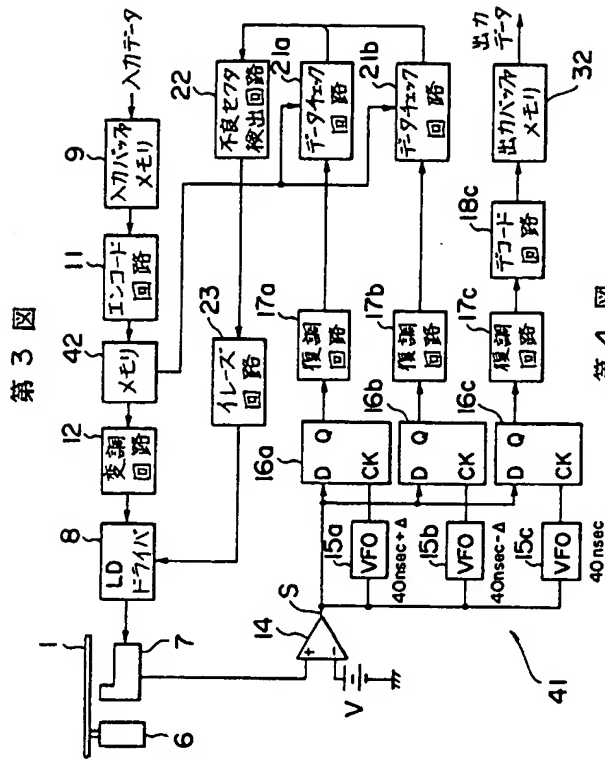
第1図



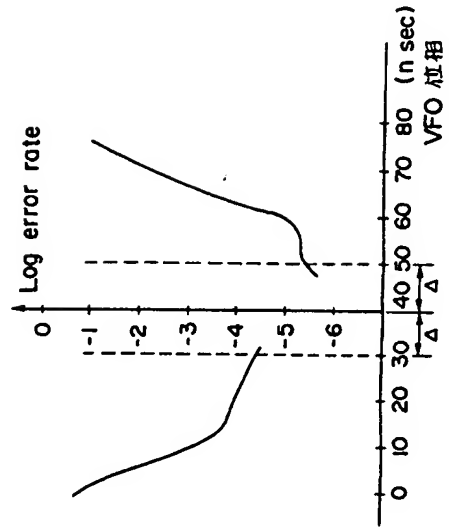
第2図



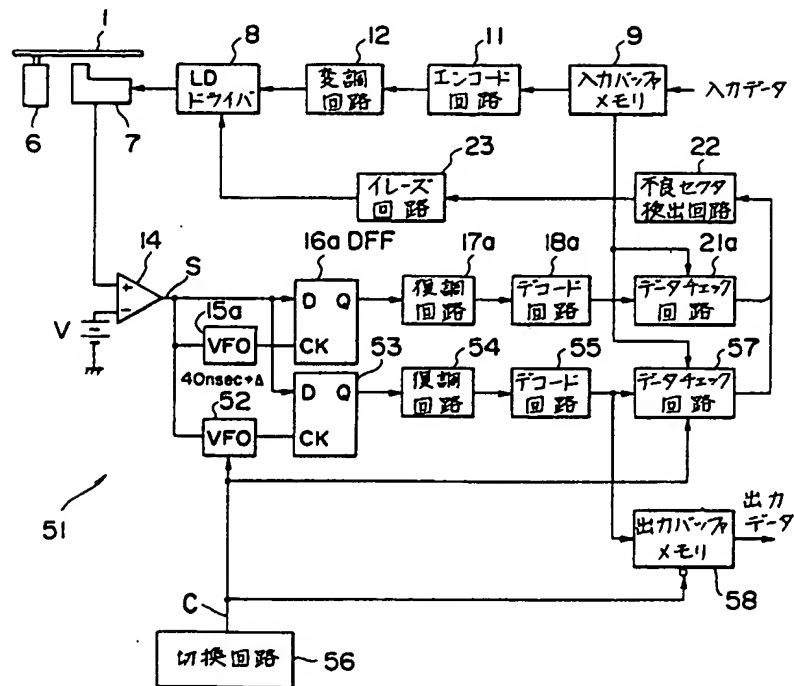




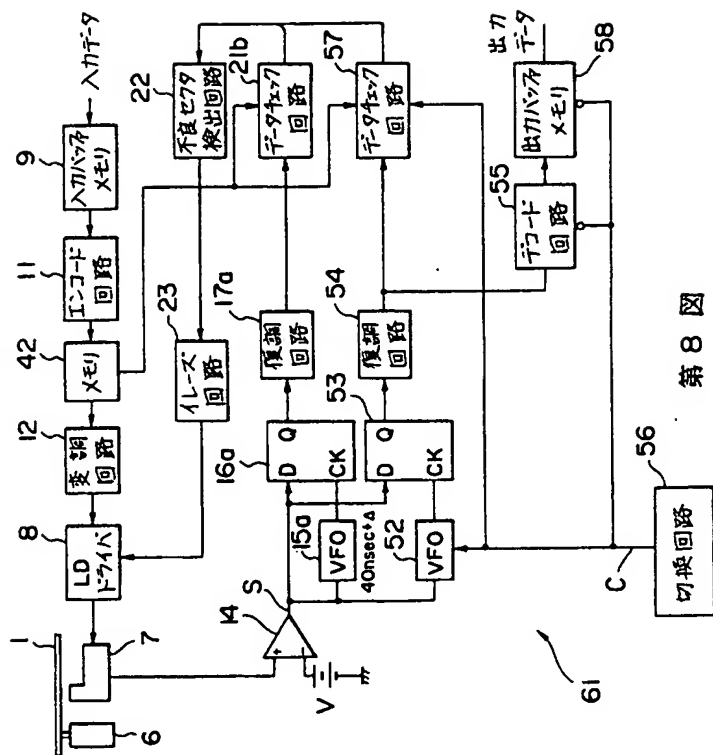
第4図



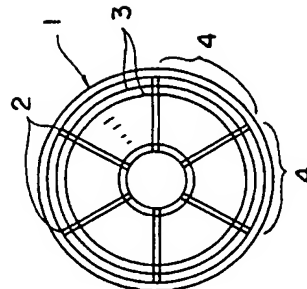
第5図



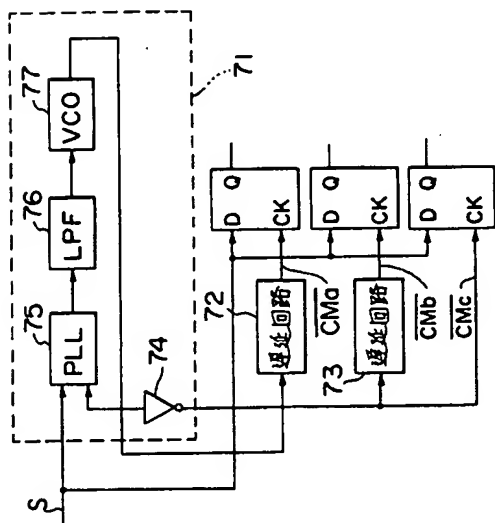
第 6 図



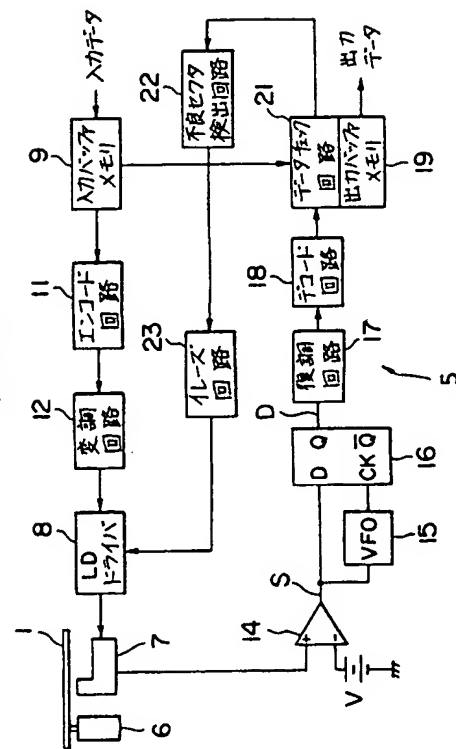
第 8 図



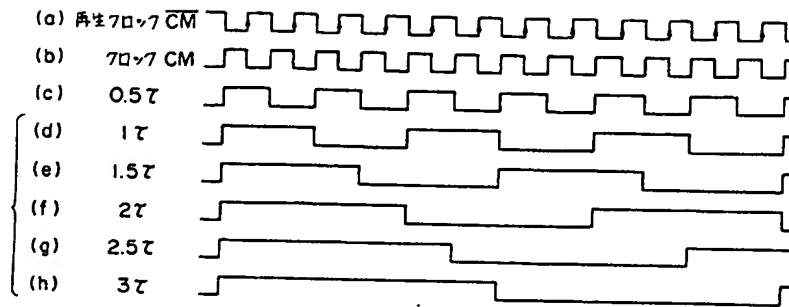
第 7 図



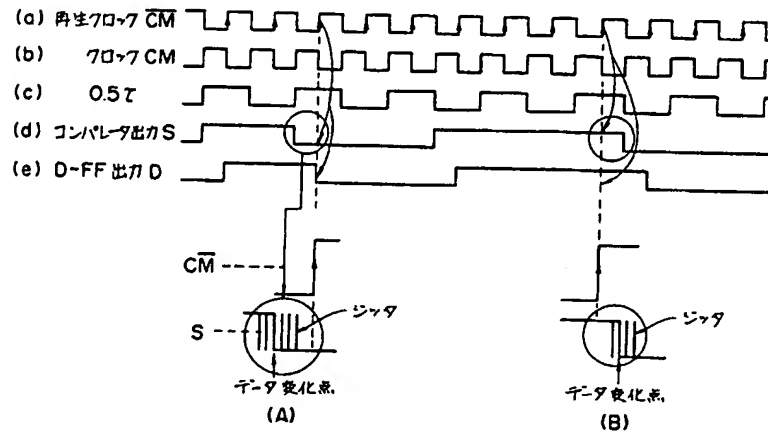
第 9 図



第 10 図



第 11 図



第 12 図

